Algoritmo de control sliding en fuente de corriente para convertidores CA/CA matriciales.

L.C.Herrero de Lucas, S.de Pablo Gómez, F.Martínez Rodrigo y ¹A.B.Rey Boué

Dpto.de Tecnología Electrónica,Universidad de Valladolid, lcherrer@tele.uva.es ¹Dpto.de Electrónica,Tecn. de Computadoras y Proyectos, Universidad Politécnica de Cartagena.

Abstract — Este artículo presenta un nuevo método de control para convertidores CA/CA directos basado en la aplicación de técnicas sliding, logrando un control del convertidor en fuente de corriente. Este algoritmo permite sintetizar formas de onda de entrada y salida con un alto contenido senoidal, controlando la corriente de salida del convertidor, su frecuencia y el factor de potencia de entrada. En este artículo se presentan el algoritmo y los resultados de simulación que permiten mostrar el funcionamiento del sistema de control propuesto.

I. INTRODUCCIÓN

Para el análisis de esta estrategia de control, vamos a considerar la topología del convertidor CA/CA directo representada en la figura 1.



Fig. 1. Topología del convertidor matricial 3x3 empleada para el análisis de la estrategia de control CSMC.

La relación entre los valores instantáneos de los voltajes de salida (1) y las corrientes de entrada (2) puede ser expresada en función de la matriz de transferencia instantánea T y de su transpuesta T^{T} .

$$V_{out} = T \cdot V_{in}$$

$$\begin{bmatrix} v_{uN}(t) \\ v_{vN}(t) \\ v_{wN}(t) \end{bmatrix} = \begin{bmatrix} H_{11} & H_{21} & H_{31} \\ H_{12} & H_{22} & H_{32} \\ H_{13} & H_{23} & H_{33} \end{bmatrix} \cdot \begin{bmatrix} v_a(t) \\ v_b(t) \\ v_c(t) \end{bmatrix}$$

$$\overline{I}_{in} = T^T \cdot \overline{I}_{out}$$

$$\begin{bmatrix} i_a(t) \\ i_b(t) \\ i_c(t) \end{bmatrix} = \begin{bmatrix} H_{11} & H_{12} & H_{13} \\ H_{21} & H_{22} & H_{23} \\ H_{31} & H_{32} & H_{33} \end{bmatrix} \cdot \begin{bmatrix} i_u(t) \\ i_v(t) \\ i_w(t) \end{bmatrix}$$
(1)
(2)

El patrón de conmutación que hemos establecido para el control sliding de la Matriz de Conversión (CSMC) es el indicado en la figura 2.



Fig. 2. Patrón de conmutación de la estrategia de control CSMC.

Así, establecer la estrategia de control, es definir los valores instantáneos de las funciones existenciales (Hij) de la matriz de transferencia T. Con el fin de lograr un control de la corriente de salida y del factor de potencia de la entrada, la matriz de conversión (M.C.) se modela como una etapa CA/CC junto con una etapa CC/CA [1], figura 3. De esta forma, el modelo de M.C. controlada mediante CSMC, se hace igual a la topología VSI con un CA/CC controlado a la entrada, pero sin la necesidad de elementos capacitivos en el DC-link.

La etapa inversora presenta como magnitudes definidas las corrientes de salida, siendo las corrientes de entrada (3) dependientes de las secuencias de modulación de las funciones existenciales de los polos de potencia.

$$\begin{bmatrix} i_{p}(t) \\ i_{n}(t) \end{bmatrix} = \begin{bmatrix} H_{7} & H_{9} & H_{11} \\ H_{8} & H_{10} & H_{12} \end{bmatrix} \cdot \begin{bmatrix} i_{u}(t) \\ i_{v}(t) \\ i_{w}(t) \end{bmatrix} = I \cdot \begin{bmatrix} i_{u}(t) \\ i_{v}(t) \\ i_{w}(t) \end{bmatrix}$$
(3)

La etapa rectificadora presenta como magnitudes definidas las corrientes de salida, siendo las corrientes de entrada (4) dependientes de las secuencias de modulación de las funciones existenciales de los polos de potencia.

$$\begin{bmatrix} i_a(t)\\ i_b(t)\\ i_c(t) \end{bmatrix} = \begin{bmatrix} H_1 & H_2\\ H_3 & H_4\\ H_5 & H_6 \end{bmatrix} \cdot \begin{bmatrix} i_p(t)\\ i_n(t) \end{bmatrix} = R \cdot \begin{bmatrix} i_p(t)\\ i_n(t) \end{bmatrix}$$
(4)

Usando este modelo T^{T} puede ser definida en función de las matrices de transferencia de las etapas rectificadoras e inversoras.

$$\overline{I}_{in} = T^{T} \cdot \overline{I}_{out} = R \cdot I \cdot \overline{I}_{out}$$

$$\begin{bmatrix} i_{a}(t) \\ i_{b}(t) \\ i_{c}(t) \end{bmatrix} = \begin{bmatrix} H_{1} & H_{2} \\ H_{3} & H_{4} \\ H_{5} & H_{6} \end{bmatrix} \cdot \begin{bmatrix} H_{7} & H_{9} & H_{11} \\ H_{8} & H_{10} & H_{12} \end{bmatrix} \cdot \begin{bmatrix} i_{u}(t) \\ i_{v}(t) \\ i_{w}(t) \end{bmatrix}$$
(5)



Fig. 3. Modelo del convertidor CA/CA directo usado para el desarrollo de la estrategia CSMC.



Fig. 4. Estructura del algoritmo de control.

La figura 4 representa los objetivos que se tienen que cumplir para establecer la estrategia de control CSMC:

1) Encontrar la matriz de transferencia de la etapa rectificadora (4), R, que nos permita tener un control del factor de potencia de entrada. De lograr este objetivo se encarga la estrategia de control del rectificador, que analizamos en el apartado II.

2) Encontrar la matriz de transferencia de la etapa inversora (3), I, que permita tener un control sobre la corriente de salida. De lograr este objetivo se encarga la estrategia de control de la etapa inversora, apartado III.

3) Combinar estas dos matrices para encontrar T^T y por tanto el estado en cada instante de los polos de potencia. De lograr este objetivo se encarga la estrategia de control de la matriz de conversión, apartado IV.

II. ESTRATEGIA DE CONTROL DE LA ETAPA RECTIFICADORA

 La estrategia de control de la etapa rectificadora debe:
 Proporcionar una corriente al DC-link imaginario de forma que las corrientes de entrada sean lo más senoidal posible y con un factor de potencia controlable.
 Establecer un voltaje DC-link imaginario que será la fuente de entrada al inversor en fuente de corriente. SVM (Space Vector Modulation) [2,3] es la técnica que empleamos para el control de la etapa rectificadora. Teniendo en cuenta que interesa controlar la corriente de entrada, esta técnica la aplicamos a los vectores de conmutación de corriente (SVC). En la figura 5 se representan los SVC (Switching Current Vector) que puede generar la etapa rectificadora. Estos se pueden agrupar en 6 estados fijos ($\overline{I}_1 a \ \overline{I}_6$) que presentan igual módulo y un desfase $\pi/3$ entre ellos y tres estados cero ($\overline{I}_0, \overline{I}_7 y \ \overline{I}_8$) que se localizan en el origen.



Fig. 5. Vectores de la corriente de entrada al rectificador en la estrategia CSMC.

Con el fin de lograr unas corrientes de entrada senoidales, se definen unas corrientes de referencia $\overline{I}_{in(ref)}$, sincronizadas con el vector de Park de las tensiones simples de entrada, \overline{U}_{in}^* . El objetivo que se persigue con la técnica SVPWM, es aplicar los SVC de forma que logremos que \overline{I}_{in} siga a $\overline{I}_{in(ref)}$, esto permite obtener un factor de potencia de entrada, $\cos \theta_{in}$, controlable y unas corrientes de entrada con una alta componente senoidal.

Los ciclos de servicio de cada SVC, dentro del intervalo de conmutación del rectificador T_{rect} , se pueden obtener a partir de la figura:

$$d_{m_{SC}} = \frac{2}{3} \cdot \frac{|I_{in(ref)}|}{i_p(t)} \cdot \sin\left(\frac{\pi}{3} - \theta_{SC}\right) = \frac{2}{3} \cdot m_C \cdot \sin\left(\frac{\pi}{3} - \theta_{SC}\right) \quad (6)$$

$$d_{m_{SC}+1} = \frac{2}{3} \cdot m_C \cdot \sin(\theta_{SC})$$
(7)

$$d_0 = 1 - d_{m_{SC}} - d_{m_{SC}+1} \tag{8}$$

Donde m_c es el índice de modulación de corriente. La condición que asegura la validez de la estrategia de control de la etapa rectificadora es:

$$d_{m_{SC}} + d_{m_{SC}+1} \le 1 \tag{9}$$

La figura 6 representa (9) en términos de $\mathbf{m}_{\rm C}$ y del ángulo dentro del sector $\boldsymbol{\theta}_{\rm SC}$, encontrando una superficie, para $\mathbf{d}_0=\mathbf{1}$, que limita la zona de validez de la estrategia.



Fig. 6. Índice de modulación de corriente en función del ángulo dentro del sector bajo la condición (9)..

Así, para no perder el control podemos optar por: trabajar con el máximo valor de \mathbf{m}_{C} en función de θ_{SC} o por trabajar con un valor de \mathbf{m}_{C} constante. Nosotros hemos optado por la segunda de las condiciones ya que se simplifica notablemente el sistema de control, tomando \mathbf{m}_{C} =3/2 ya que se maximiza el valor de V_{pn} .

Mediante un observador del estado de la red de entrada, figura 7, determinaremos la posición de $\overline{I}_{in(ref)}$, esto nos permitirá:

1) Conocer el sector, \mathbf{m}_{SC} , donde está posicionado $\overline{I}_{in(ref)}$ y por tanto conocer los SCV que tenemos que aplicar.

2) Conocer el ángulo dentro del sector, θ_{SC} , que emplearemos para determinar los ciclos de servicio.



Fig. 7. Observador del estado de la red de entrada..

El patrón de conmutación que se propone para la etapa rectificadora es:

TABLA I. PATRÓN DE CONMUTACIÓN DE LA ETAPA Rectificadora

	$\leftarrow T_{rect} \rightarrow $					
Sector	$d_{m_{SC}} \cdot T_{rect}$	$d_{m_{SC}+1} \cdot T_{rect}$	$d_0 \cdot T_{rect}$			
Ι	\overline{I}_1	\overline{I}_2	\overline{I}_0			
II	\overline{I}_2	\overline{I}_3	\overline{I}_8			
III	\overline{I}_3	\overline{I}_4	\overline{I}_7			
IV	\overline{I}_4	\overline{I}_{5}	\overline{I}_0			
V	\overline{I}_5	\overline{I}_{6}	\overline{I}_8			
VI	\overline{I}_{6}	\overline{I}_1	\overline{I}_7			

III. ESTRATEGIA DE CONTROL DE LA ETAPA INVERSORA

La etapa inversora debe generar corrientes definidas de salida, a partir del voltaje definido v_{PN} de entrada al convertidor. La etapa inversora se regula mediante un control Sliding Vectorial. Para el análisis de esta estrategia de control vamos a considerar el circuito de la figura 8, que da lugar a un sliding vectorial en cinco niveles.



Fig. 8. Etapa inversora con carga en cinco nivel.

La dinámica de la etapa inversora puede ser modelizada, en el dominio de Park, mediante un circuito monofásico, figura 8. Esto trae como consecuencia que se puede tomar una decisión conjunta que tendrá en cuenta las tres magnitudes objeto de análisis. El vector \overline{U}_{out}^* es controlado por el estado de los polos de potencia de la etapa inversora; en la tabla II se indica estos 6 estados activos y los dos estados cero.

TABLA II. VECTORES DE CONMUTACIÓN DE TENSIÓN DE LA ETAPA INVERSORA EN CINCO NIVELES.

VECT.		Tensión de Salida			$\overline{U}_{out}^{\star}$		DC Link
		$v_{uN^*}(t)$	$v_{vN^{\star}}(t)$	$v_{wN^{\star}}(t)$	$\left \overline{U}_{out}^{\star} \right $	$\angle \overline{U}_{out}^*$	$i_p(t)$
FIJOS	\overline{V}_1	$\frac{2}{3}v_{pn}(t)$	$\frac{-1}{3}v_{pn}(t)$	$\frac{-1}{3}v_{pn}(t)$	$v_{pn}(t)$	0	$\dot{i}_u(t)$
	\overline{V}_2	$\frac{-1}{3}v_{pn}(t)$	$\frac{2}{3}v_{pn}(t)$	$\frac{-1}{3}v_{pn}(t)$	$v_{pn}(t)$	$\frac{2\pi}{3}$	$i_{v}(t)$
	\overline{V}_3	$\frac{1}{3}v_{pn}(t)$	$\frac{1}{3}v_{pn}(t)$	$\frac{-2}{3}v_{pn}(t)$	$v_{pn}(t)$	$\frac{\pi}{3}$	$-\dot{i}_{w}(t)$
	\overline{V}_4	$\frac{-1}{3}v_{pn}(t)$	$\frac{-1}{3}v_{pn}(t)$	$\frac{2}{3}v_{pn}(t)$	$v_{pn}(t)$	$\frac{4\pi}{3}$	i _w (t)
	\overline{V}_5	$\frac{1}{3}v_{pn}(t)$	$\frac{-2}{3}v_{pn}(t)$	$\frac{1}{3}v_{pn}(t)$	$v_{pn}(t)$	$\frac{-\pi}{3}$	$-\dot{i}_{v}\left(t ight)$
	\overline{V}_6	$\frac{-2}{3}v_{pn}(t)$	$\frac{1}{3}v_{pn}(t)$	$\frac{1}{3}v_{pn}(t)$	$v_{pn}(t)$	-π	$-\dot{i}_u(t)$
ŒRO	\overline{V}_0	0	0	0	0	ø	0
	\overline{V}_7	0	0	0	0	ø	0

En la figura 9 se representan los SVV (*Switching Voltage Vector*) que puede generar la etapa inversora trabajando en cinco niveles.

$$\Delta \bar{I} = \bar{I}_{out} - \bar{I}_{out(ref)}$$
(10)

Teniendo en cuenta que generalmente $R \ll wL$ podemos expresar la variación del error como:

$$\frac{d\Delta I}{dt} \approx \frac{1}{L} \left(\overline{U}_{out}^* - \overline{U}_{ca} \right) \tag{11}$$



Fig. 9. Vectores de Park que puede generar la etapa inversora trabajando en cinco niveles..

La condición de existencia del control sliding se da cuando $\Delta \overline{I} \ge d\Delta \overline{I}/dt$ tengan direcciones opuestas [4], de modo que hay que escoger \overline{U}_{out}^* de manera que se cumpla esta condición. Para analizar esto, podemos considerar la situación representada en la figura 10, donde estamos considerando que $\overline{U}_{ca} = 0$.



Fig. 10. Evolución del vector corriente en el espacio de Park.

En el instante t_1 del algoritmo, el vector corriente de referencia, $\overline{I}_{out(ref)1}$, está posicionado en el punto 2, mientras que el vector corriente, \overline{I}_{out1} , está posicionado en el punto 1, esto da lugar a un vector error de corriente $\Delta \overline{I}_1$. En este caso, la decisión de la acción de control a ejercer debe ser tal que provoque una evolución del vector $d\Delta \overline{I}_1/dt$ en dirección opuesta a $\Delta \overline{I}_1$, lo cual implicará una minimización de dicho error. Esto se logra aplicando el vector \overline{U}_{out}^* en la dirección indicada. Así, en el instante t_2 del algoritmo vemos cómo se ha minimizado el error de corriente.

Como sólo se dispone de seis vectores \overline{U}_{out} , se divide el espacio de Park en seis sextantes, asignando a cada una de las regiones una combinación tal que la dirección del vector \overline{U}_{out}^* resultante sea opuesta al vector $\Delta \overline{I}$. Esto da lugar a tres estrategias para realizar el *sliding* vectorial que garantizan que en ningún momento se pierda el control de la corriente y se minimize en todo momento el vector error de corriente $\Delta \overline{I}$, en la figura 11 se representa esta división del espacio de Park para el caso de la estrategia de control óptima.

Para determinar en cual de los sextantes se encuentra el vector $\Delta \overline{I}$, basta con determinar el signo de sus componentes sobre los ejes (a,b,c). Con el fin de mantener constante la frecuencia PWM de la etapa rectificadora, la banda de histéresis (BH) es ajustada en cada ciclo de cálculo del algoritmo.



Fig. 11. Asignación de \overline{U}_{out}^* en función de la posición de $\Delta \overline{I}$ para el caso de la estrategia de control óptima.

La tensión \overline{U}_{ca} introduce una perturbación en la dirección resultante al aplicar \overline{U}_{out}^* . Esta desviación será tanto mayor cuanto mayor sea \overline{U}_{ca} . Es de esperar que exista un límite a partir del cual se pierda el control, como se representa en la figura 12.





óptimo de cara al control se logra cuando.

$$\left|\overline{U}_{out}^{*}\right| > \left|\overline{U}_{ca}\right| \tag{12}$$

IV. ESTRATEGIA DE CONTROL DE LA MATRIZ DE CONVERSIÓN.

Una vez que conocemos como se determinan las matrices de conversión instantáneas de la etapa rectificadora (**R**) e inversora (**I**), veamos como se combinan estas matrices para determinar el estado de los polos de potencia. El algoritmo más lento es el encargado de determinar la matriz de conversión instantánea de la etapa rectificadora, T_{rect} . El algoritmo más rápido será el encargado de realizar el sliding en

corriente de la etapa inversora, T_{inv} . Los valores de estos tiempos se han fijado en las simulaciones a $T_{rec} = 200 \mu s$ y $T_{inv} = 20 \mu s$. Así, durante un periodo de conmutación $T_S = T_{rec}$, la etapa rectificadora pasará por tres estados diferentes. Estos estados se corresponden con dos vectores SSV adyacentes de la etapa rectificadora y un vector nulo, como se representa en la figura 13, para la situación de $m_{SC}=1$.



Fig. 13. Estructura de control de la etapa rectificadora en CSMC.

 T_{rec}/T_{inv} veces se actualiza durante un intervalo T_s la matriz de conversión instantánea de la etapa inversora (I) como se representa en la figura 14.



Fig. 14. Estructura de control de la etapa inversora en el control SCMC.

En cada intervalo T_{inv} , una vez que se conocen los SSV que debe aplicar la etapa inversora y la etapa rectificadora, estamos ya en condiciones de poder determinar que estado de conmutación se debe imponer al convertidor CA/CA directo. Es decir, ya podemos conocer $\mathbf{R} \cdot \mathbf{I}$ (5).

Naturalmente el algoritmo no se puede establecer en función de una multiplicación de matrices ya que ocuparíamos muchos recursos de cálculo. Esto se puede solucionar como se indica en la figura 15, donde vemos que el algoritmo se puede establecer como el acceso a una serie de tablas programadas. La selección de la tabla depende del sector que ocupe el vector $\overline{I}_{in(ref)}$ en la figura 13. La columna dentro de la tabla depende del tiempo de aplicación de cada vector SSV en la etapa retificadora. La fila dentro de la tabla la fija la posición del vector error de corriente $\Delta \overline{I}$ en la figura 14. Así, podemos determinar de forma rápida la matriz de transferencia del convertidor ($T = R \cdot I$).



Fig. 15. Estructura final del control.

V. RESULTADOS DE SIMULACIÓN.

El sistema de control propuesto ha sido simulado mediante el sistema representado en la figura 16.



Fig. 16. Circuito empledo en la simulación del algoritmo.

A continuación mostramos los resultados encontrados. En la figura 17, representamos la evolución de la frecuencia de conmutación ante una referencia de frecuencia de 15KHz y su comportamiento ante un escalón con valor final de 20KHz.



Fig. 17. Frecuencia de conmutación de los polos de potencia.

En la figura 18, representamos como el algoritmo es capaz de seguir diferentes corrientes variables en amplitud y frecuencia.



Fig. 18. Seguimiento de la corriente de referencia.

En la figura 19, se representa el comportamiento ante un escalón de amplitud y un escalón de frecuencia en la señal de referencia.



Fig. 19. Comportamiento del algoritmo ante escalones de amplitud y frecuencia.

En la figura 20, se representa la evolución de las corrientes y tensiones de salida ante una referencia de 11A(rms) a una frecuencia de 70Hz.



Fig. 20. Tensiones y corrientes de salida.

En la figura 21, se representa la evolución de los parámetros de entrada, donde podemos apreciar cómo la corriente que demanda el convertidor es senoidal con un

factor de potencia unitario y como no degrada en exceso la calidad de la tensión.



Fig. 21. Tensiones y corrientes de entrada.

VI. CONCLUSIONES.

En este artículo se ha presentado una estrategia de control en modo corriente, que tiene las ventajas con respecto a las estrategias tradicionales usadas en convertidores CA/CA directos, y basadas en técnicas PWM en fuente de tensión de: un control instantáneo de las formas de onda de corriente de salida; una protección de ésta frente a excesivos valores de corriente de pico; y una forma más simple de realizar el control en sistemas que presenten lazos de realimentación de corriente como por ejemplo en el control de velocidad de motores de inducción. Las simulaciones presentadas muestran cómo con este algoritmo se logra un control de la corriente de salida y un control del factor de potencia de entrada.

REFERENCIAS

- L.Huber and D.Borojevic, "Space vector modulated three phase matrix converter with input power factor correction", *IEEE Trans. Ind. Applicat.*, vol.31, pp.1234-1246, Nov/Dec.1995.
- [2] P.Nielsen, F. Blaabierg and J.K.Pedersen, "Space vector modulated matrix converter with minimized number of switchings and feedforward compensation of input voltage unbalance", *Proc of PEDES'96*, vol.2.,pp.833-839, 1996.
- [3] D.Casadei, G.Serra, A. Tani and P.Nielsen, "Theoretical and Experimental Analisis of SVM-controlled matrix converter under unbalanced supli conditions", *Trans. on Electomotion*, nº4.pp.28-37, 1997.
- [4] P.Korondi,H.Hashimoto,"Park Vector Based Sliding Mode Control of UPS With Unbalanced and Nonlinear Load", Workshop on Variable Structure Systems VSS'98, 1998.