

Diseño e implementación sobre FPGA de la estrategia de conmutación de corriente en cuatro pasos para un convertidor CA/CA directo

L.C.Herrero de Lucas, S.de Pablo Gómez,
F.Martínez Rodrigo, J.M.Ruiz González.

Departamento de Tecnología Electrónica
Universidad de Valladolid
Valladolid (España)

lcherrer@tele.uva.es; sanpab@eis.uva.es;
fer_mart@tele.uva.es; j_miguel@tele.uva.es

A.B.Rey Boué

Dpto.de Electrónica,Tecn. de Computadoras y Proyectos
Universidad Politécnica de Cartagena
Cartagena, Murcia (España)
alexis.rey@upct.es

Abstract—Los polos de potencia empleados en convertidores CA/CA directos necesitan de unas secuencias de operación para conmutar la corriente de una forma segura en la matriz de conversión. A estas secuencias de operación las denominamos estrategias de conmutación de corriente, siendo éstas más complejas que en otros convertidores. Esto se debe a la no existencia de caminos para la libre circulación de corriente y a la ausencia teórica de elementos de almacenamiento de energía entre la red de alimentación y la carga. En este trabajo, continuación de otros previos, se realiza un análisis de la estrategia de conmutación en cuatro pasos. Mediante una plataforma de simulación, desarrollada en DesignLab V8.0, se analiza el funcionamiento de la estrategia de conmutación.

Con el fin de verificar la validez de la plataforma de simulación y del funcionamiento de la estrategia de conmutación, se ha construido un convertidor CA/CA directo de 7.5Kw controlado mediante el DSP de Texas Instruments TMS320F2812 y con la FPGA XC2S200 de Xilinx como dispositivo encargado de garantizar una conmutación de corriente segura. De los resultados de simulación y experimentales obtenidos, se deduce que la estrategia de conmutación de corriente en cuatro pasos presenta un comportamiento lo suficientemente robusto como para garantizar una conmutación de corriente segura. Además, la comparación entre los resultados nos ha permitido validar la plataforma de simulación.

Keywords- Convertidor CA/CA directo, Convertidor CA/CA en matriz de conversión, Cicloconvertidor en conmutación forzada, conmutación de corriente.

I. INTRODUCCIÓN

Los convertidores CA/CA directos, figura 1, son D.F.C. “Direct Frequency Changers” del tipo U.F.C. “Unrestricted Frequency Changer”. Estos permiten la conversión CA/CA en una sola etapa, gracias a esta característica, presentan una relación volumen/potencia inferior a la que presentan los convertidores indirectos (CA/CC/CA). Además, debido a su capacidad de flujo bidireccional de potencia, a su topología teóricamente “all Silicon”, y a su alta densidad de integración, le convierte en un sistema con un fuerte potencial de futuro.

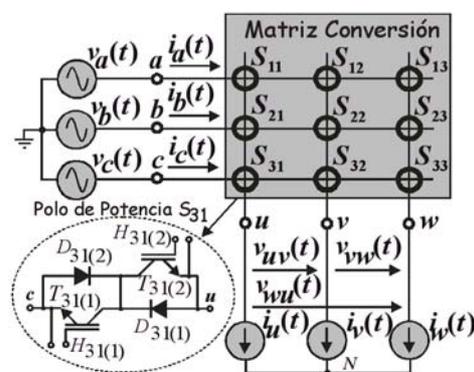


Figura 1. Estructura básica del convertidor CA/CA directo, con polos de potencia en configuración colector común.

Los polos de potencia del convertidor CA/CA directo deben ser bidireccionales en corriente y en tensión, esto significa que deben trabajar en cuatro cuadrantes. Para implementar estos polos de potencia, mediante dispositivos discretos, se puede acudir a cuatro topologías, cómo se indica en la figura 2.

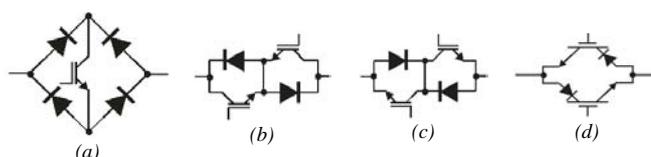


Figura 2. Topologías de polos de potencia formadas por componentes discretos: (a) Puente de diodos con IGBT. (b) Configuración en emisor común (EC-IGBT). (c) Configuración en colector común (CC-IGBT) (d) RB-IGBT en antiparalelo.

Desde que Gyugyi [1] presentó su tesis doctoral, donde incluía la teoría sobre la matriz de conversión, hasta hace unos años donde se reanudó el interés por este tipo de convertidores, ha transcurrido más de un cuarto de siglo. La razón del largo periodo de tiempo que transcurre desde el desarrollo de la teoría hasta el interés industrial, son los problemas asociados a los polos de potencia, tanto en su implementación, como en los procesos de conmutación entre polos, especialmente en el caso de pequeñas corrientes o durante los cambios de signo de los voltajes línea-línea de entrada.

Actualmente el problema de la implementación se ha reducido sustancialmente al incorporarse paulatinamente en el mercado módulos integrados de potencia cada vez más baratos y con mayor capacidad de integración. Entre estos módulos integrados destacamos:

- El módulo 3x3 de 7.5Kw EconoPack FM35R12KE [2], de SIEMENS en cooperación con EUPEC, éste presenta los polos de potencia en configuración CC-IGBT.
- Los módulos DIM400PBM17 y DIM200MBS12, de DYNES, que integran polos de potencia, en configuración EC-IGBT, con capacidad de manejar corrientes de 400Amp. y 200Amp. respectivamente.
- El módulo FIO 50-12BD, de IXYS, que integra un polo de potencia en puente de diodos con IGBT.
- Los módulos IXRH50N120 y IXRH50N100, de IXYS, que integran polos de potencia en configuración IGBT con capacidad de bloqueo inverso (RB-IGBT) [3].

Así, módulos de polos de potencia cada vez más baratos, rápidos y con alta capacidad de integración están disponibles en el mercado, por lo que el mayor problema actualmente en cuanto a la implementación de convertidores CA/CA directos es lograr una conmutación segura de la corriente entre los polos de potencia. En el siguiente apartado analizamos los problemas que pueden aparecer durante los procesos de conmutación de corriente.

II. EL PROBLEMA DE LA CONMUTACIÓN DE CORRIENTE

Para analizar el problema de la conmutación consideremos el circuito de la figura 3, donde representamos un convertidor CA/CA de 3Φx1Φ que incorpora el filtro de entrada [4] [5].

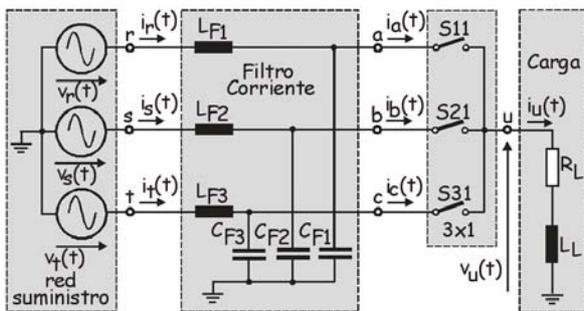


Figura 3. Problemas de conmutación en convertidores 3Φx1Φ.

Supongamos que inicialmente está conduciendo el polo S11 y deseamos realizar una conmutación de forma que sea S21 el encargado de conducir la corriente de carga. Si el primer paso que realizamos es poner a OFF el polo S11 (conmutación con tiempo muerto), L_L generará una sobretensión que podría destruir los polos de potencia. Si el primer paso que realizamos es poner a ON el polo de potencia S21 (conmutación con tiempo de solape) se generará un cortocircuito en las líneas de alimentación, que provocará picos de corriente sólo limitados por la inductancia del filtro. Para garantizar una operación de conmutación segura, los polos de potencia deben ser controlados de manera que se cumplan dos reglas básicas:

- Nunca dos polos de potencia de la misma fase deben estar a ON al mismo tiempo.
- Nunca deben estar a OFF todos los polos de la misma fase.

Estas dos reglas provocarán conflictos a la hora de realizar las conmutaciones ya que los polos de potencia no pueden conmutar de forma instantánea debido a los retardos de propagación y a los tiempos de conmutación. Para solucionar este problema podemos acudir a diferentes procedimientos que nos permitan cumplir estas reglas y, por lo tanto, garantizar una conmutación segura. Las técnicas de conmutación de corriente se pueden clasificar en aquellas que se basan en el conocimiento del signo de la corriente; las que se basan en el conocimiento del signo de las tensiones de entrada y las mixtas que requieren el conocimiento de los dos parámetros. Diferentes autores [6] han establecido cómo actualmente las estrategias de conmutación basadas en el signo de la corriente y entre ellas la conmutación en cuatro pasos es la que presenta un mejor rendimiento y menores requerimientos hardware.

III. ESTRATEGIA DE CONMUTACIÓN EN CUATRO PASOS BASADA EN EL SIGNO DE LA CORRIENTE.

Esta técnica de conmutación de corriente[7] [8] [9] [10] sólo puede ser aplicada a polos de potencia con capacidad de operar en 2 ó 4 cuadrantes (EC-IGBT, CC-IGBT, RB-IGBT). Esta estrategia se caracteriza porque tiene ambos IGBT's a ON cuando el polo de potencia es conductor. Cuando la corriente cambia de signo, el polo de potencia conmuta automáticamente de una rama conductora a otra. Esta estrategia de conmutación también denominada "Four Step Semi-soft Commutation Strategy", requiere una secuencia de cuatro pasos para conmutar la corriente, figura 4. Cuando la corriente es conmutada de un polo de potencia a otro, por ejemplo de S11 a S23, para cumplir las dos reglas básicas de conmutación, la secuencia de la figura 4 se pone en marcha. Analicemos que sucede en cada estado:

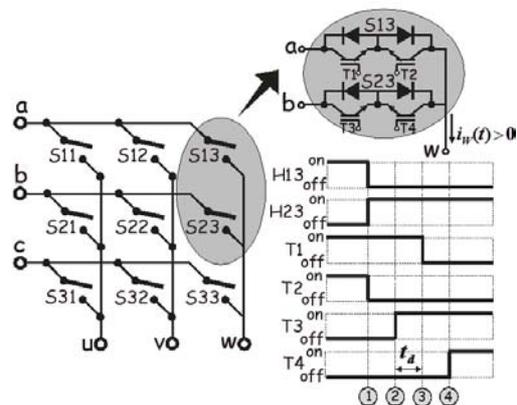


Figura 4. Secuencia de conmutación en 4 pasos de S13 a S23 cuando $i(t) > 0$, para un polo de potencia EC-IGBT.

Estado estable antes de la conmutación: El polo de potencia saliente (S13) tiene activo los dos IGBT's de forma que se comporta como un polo de potencia de 4 cuadrantes.

Estado (1): En este instante, se solicita la conmutación entre los polos S13 y S23. Usando la información sobre el signo de la corriente, ponemos a OFF el IGBT que no conduce corriente en

el polo de potencia saliente (S13). De esta forma, se evitan las corrientes de cortocircuito durante la conmutación.

Estado (2): Se pone a ON el IGBT del polo de potencia entrante que conducirá la corriente de carga (S23). En este estado, se producirá una conmutación natural de la corriente siempre que se verifique que $V_a(t) < V_b(t)$ con $I_u(t) > 0$, o bien que, $V_a(t) > V_b(t)$ con $I_u(t) < 0$, provocando un “hard turn-on” en el IGBT entrante y un “soft turn-off” en el IGBT saliente.

Estado (3): Se pone a OFF el resto de los IGBT del polo saliente (S13). En este estado, se producirá una conmutación forzada de la corriente siempre que se verifique que $V_a(t) > V_b(t)$ con $I_u(t) > 0$, o bien que, $V_a(t) < V_b(t)$ con $I_u(t) < 0$, provocando un “hard turn-on” en el IGBT saliente y un “soft turn-off” en el IGBT entrante.

Estado (4): Ponemos a ON el resto de los IGBT del polo entrante (S23), de forma que le dejamos preparado para trabajar en cuatro cuadrantes.

Estado estable después de la conmutación: El polo de potencia entrante (S23), tiene activo los dos IGBT’s de forma que opera como un conmutador bidireccional.

Dependiendo del signo de la corriente y del voltaje de conmutación, la corriente será conmutada después del segundo o tercer paso. Los pasos 1 y 4 son sólo usados para dejar preparado al polo de potencia para la conducción de la corriente inversa. En función de la tensión entre las fases que conmutan y del signo de la corriente se pueden dar 8 casos posibles de conmutación, éstos se representan en la figura 5 para corrientes de fase positivas y en la figura 6 para corrientes de fase negativas.

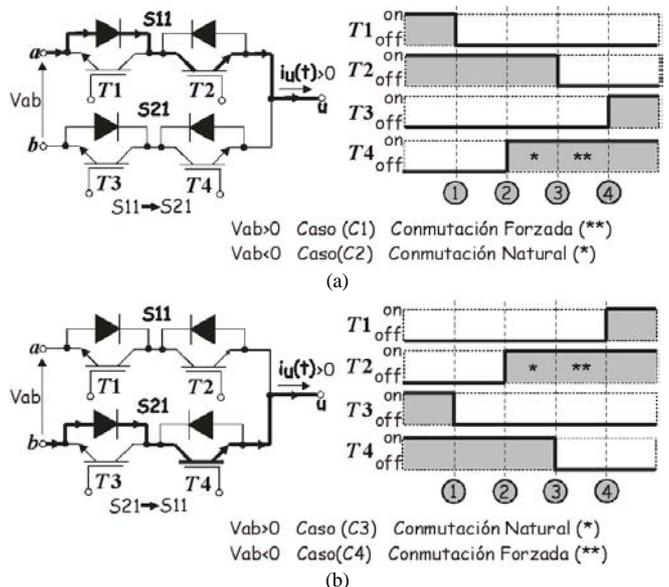


Figura 5. Casos de Conmutación entre dos polos de potencia con estrategia de 4 pasos con corriente de fase positiva: (a) Conmutación de S11 a S21; (b) Conmutación de S21 a S11.

La figura 5(a), representa la situación de conmutación de S11 a S21 con corriente de fase positiva. Cuando $V_{ab} > 0$, se tiene una conmutación forzada en el paso 3, éste será el caso(C1). Cuando $V_{ab} < 0$, se tiene una conmutación natural en el paso 2, éste será el caso (C2). La figura 5(b), ilustra la situación de conmutación

de S21 a S11 con corriente de fase positiva. Cuando $V_{ab} > 0$, se tiene una conmutación natural en el paso 2, éste será el caso(C3). Cuando $V_{ab} < 0$, se tiene una conmutación forzada en el paso 3, éste será el caso (C4).

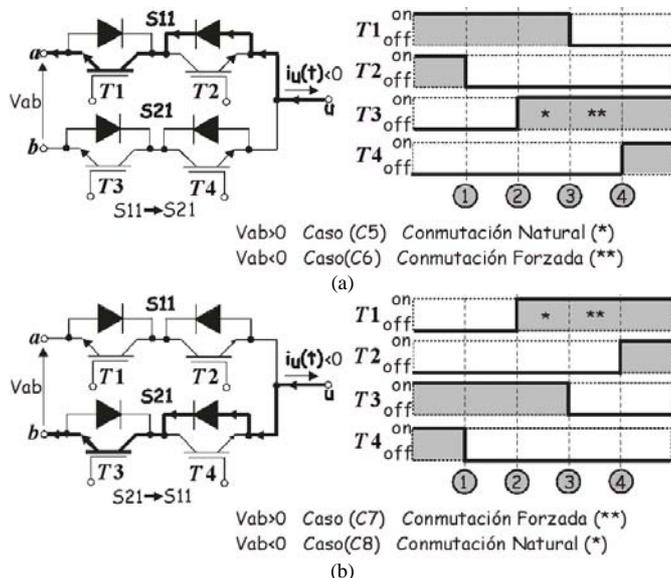


Figura 6. Casos de Conmutación entre dos polos de potencia con estrategia de 4 pasos con corriente de fase negativa: (a) Conmutación de S11 a S21; (b) Conmutación de S21 a S11.

La figura 6(a), representa la situación de conmutación de S11 a S21 con corriente de fase negativa. Cuando $V_{ab} > 0$, se tiene una conmutación natural en el paso 2, éste será el caso(C5). Cuando $V_{ab} < 0$, se tiene una conmutación forzada en el paso 3, éste será el caso (C6). La figura 6(b), muestra la situación de conmutación de S21 a S11 con corriente de fase negativa. Cuando $V_{ab} > 0$, se tiene una conmutación forzada en el paso 3, éste será el caso(C7). Cuando $V_{ab} < 0$, se tiene una conmutación natural en el paso 2, éste será el caso (C8). La figura 7, muestra el diagrama de estado de la estrategia de conmutación de 4 pasos. La secuencia de conmutación depende del signo de la corriente por la fase, que naturalmente, tendrá que ser muestreada por la lógica de control de conmutación.

IV. SIMULACIÓN DE LA ESTRATEGIA DE CONMUTACIÓN DE CORRIENTE EN CUATRO PASOS.

Con el fin de verificar el correcto funcionamiento de la estrategia de conmutación, se ha implementado en DesignLab V8.0 un convertidor CA/CA directo de $3\Phi \times 1\Phi$, donde sólo se conmuta entre los polos de potencia S11 y S21, a una frecuencia de conmutación de 2KHz. Para la simulación se ha optado por la utilización de DesignLab ya que establece una simulación muy próxima a la realidad de los polos de potencia (no se consideran ideales), además de permitir la combinación del circuito de potencia y de la máquina de estado que controla la conmutación de corriente. Este último punto es importante, ya que en la FPGA que controla la conmutación segura de corriente se implementa justamente esta máquina de estado. Así, la migración del modelo de simulación al prototipo experimental es más fácil en cuanto a la depuración de errores.

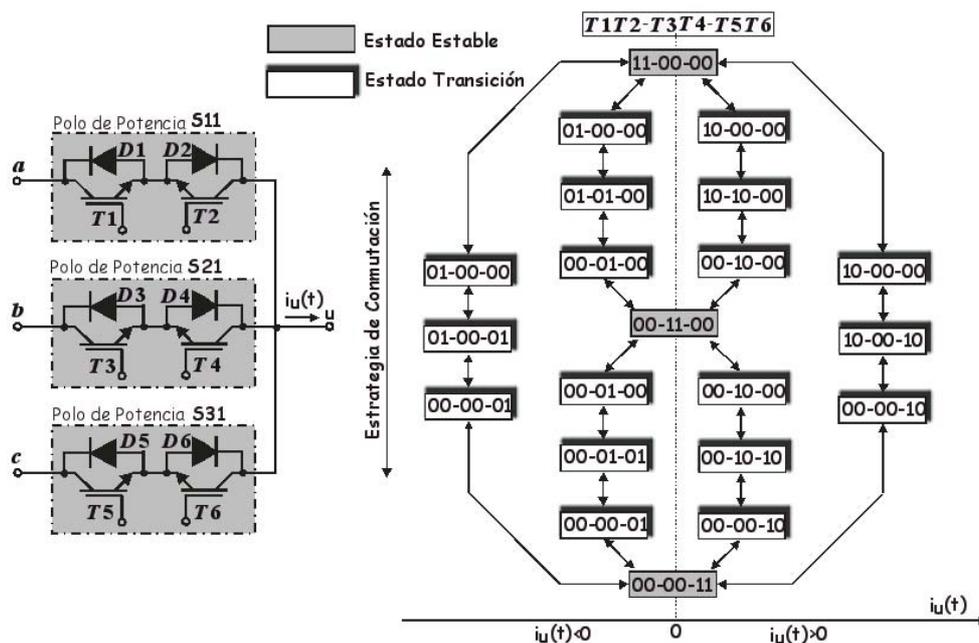


Figura 7. Diagrama de Estado de la Estrategia de Conmutación de 4 pasos para un convertidor CA/CA directo $3\Phi \times 1\Phi$, con polos de potencia EC-IGBT.

La figura 8 muestra el “Schematics” del circuito de test. Los polos de potencia son IGBT’s en antiparalelo en configuración colector común (CC-IGBT).

Los drivers de disparo de los IGBT’s están simulados mediante una resistencia de puerta y una fuente de tensión controlada por tensión, de forma que los disparos se realizan desde las señales digitales T1 a T6. La carga aplicada al convertidor es una resistencia de 30Ω y una inductancia de 100mH.

La estrategia de conmutación de cuatro pasos requiere el conocimiento del signo de la corriente de salida. El circuito que empleamos para conocer esta característica, se corresponde con el bloque “Medidor de corriente” de la figura 8. El bloque “Control S11 y S21” se encarga de disparar S11 (A/B=”1”) ó S21 (A/B=”0”) de forma síncrona con la señal CLK_A/B, a partir de una señal de disparo (Disp) generada por un reloj de 2KHz (DSTM28).

El bloque “Divisor de Frecuencia” se encarga de generar tres señales, a partir de la señal CLK, de 1MHz, que se aplica a la FPGA. Estas señales de reloj son CLK_I de 500KHz, CLK_V de 250KHz y CLK_A/B de 125KHz, la generación de estas señales asegura que en los flancos descendentes de la señal CLK las señales que se aplican a la FPGA son estables.

El bloque “Control de Conmutación de Corriente” establece la estrategia de conmutación empleada. Así, el diagrama de estado que se implementa en la FPGA en el caso de la estrategia de conmutación en modo corriente de cuatro pasos es el representado en la figura 9.

En la figura 10 representamos las formas de onda de tensión y corriente de salida obtenidas bajo la plataforma de simulación descrita.

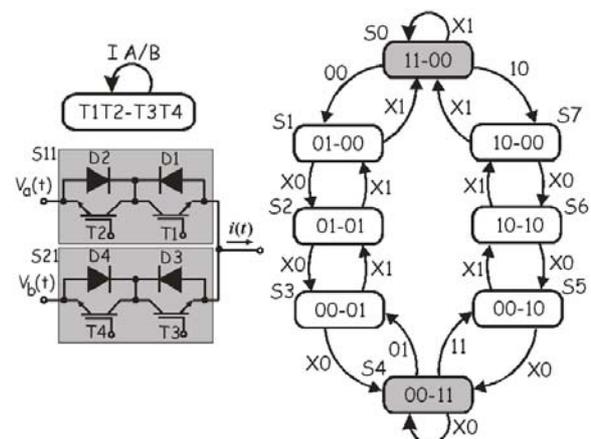


Figura 9. Diagrama de estado implementado en la FPGA en la plataforma de simulación.

V. IMPLEMENTACIÓN PRÁCTICA Y RESULTADOS EXPERIMENTALES.

Se ha implementado un prototipo experimental de convertidor CA/CA directo $3\Phi \times 1\Phi$ de 7.5Kw. Como matriz de conversión se ha seleccionado el módulo FM35R12KE que presenta polos de potencia en configuración CC-IGBT. La secuencia de conmutación de corriente se ha programado en la FPGA XC2S200 de Xilinx, montada en la tarjeta de desarrollo TE-XC2S de Trenz-Electronic. Para verificar el correcto funcionamiento de la conmutación de corriente y validar la plataforma de simulación del convertidor CA/CA directo $3\Phi \times 1\Phi$, sólo se conmuta éste entre los polos de potencia S11 y S21, a 2KHz. Como sistema de control de los polos, se ha optado por la tarjeta de desarrollo eZdsp F2812 de Texas Instruments, en la cual se ha implementado el código en lenguaje C.

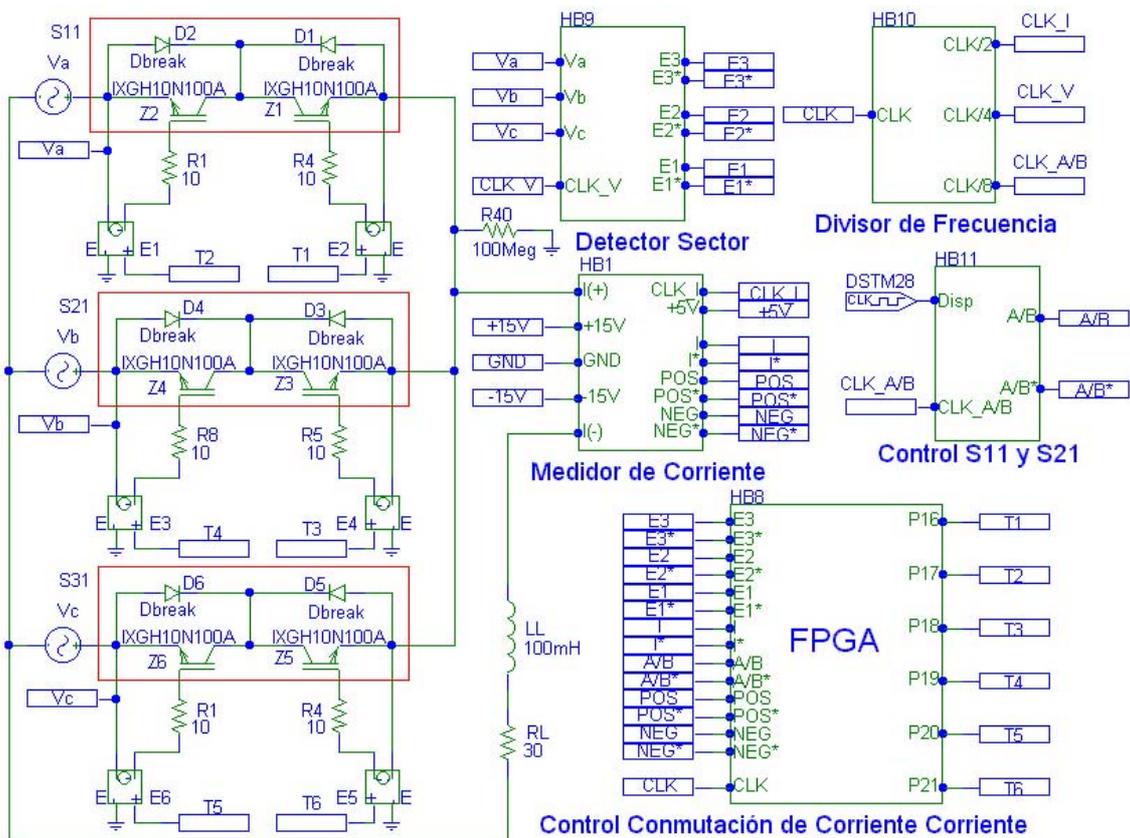


Figura 8. Schematics en DesignLab V8.0 para testear la estrategia de conmutación en cuatro pasos.

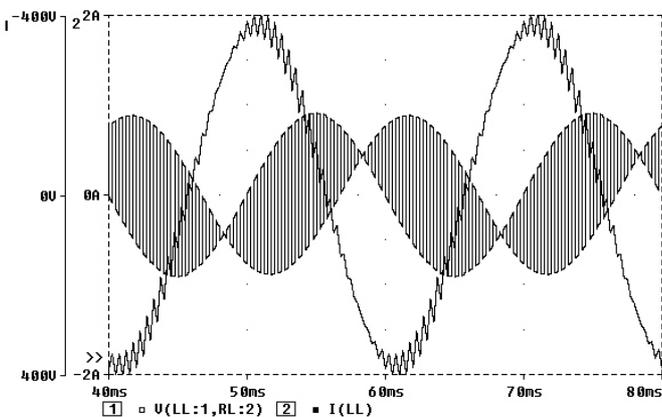


Figura 10. Tensión y corriente de salida en la estrategia de conmutación de cuatro pasos.

La carga aplicada al convertidor es una resistencia de 30Ω y una inductancia de 100mH . La tensión de entrada al convertidor con respecto a neutro es de 127V eficaces. En la figura 11, se representa una instantánea del equipo durante la fase de puesta en marcha del prototipo.

Para la programación VHDL de la estrategia de conmutación de corriente en la FPGA se ha utilizado el siguiente software, desarrollado por Xilinx, WebPack Project Navigator 3.3WP8.x., ISE WebPack Project Navigator 6.1i.y ModelSim 5.7c. A continuación presentamos los resultados experimentales mas significativos.



Figura 11. Prototipo del convertidor CA/CA directo.

En la figura 12, vemos las señales a la entrada de los optoacopladores de los drivers de disparo de los IGBT's cuando la corriente de salida del convertidor CA/CA directo de $2\phi \times 1\phi$ es positiva.

En la figura 13, se representan las formas de onda de la tensión y la corriente a la salida del convertidor. Un resultado muy similar se obtiene en la figura 10 mediante simulación con *DesignLab*. La concordancia entre ambos resultados permite la validación del modelo de simulación propuesto.

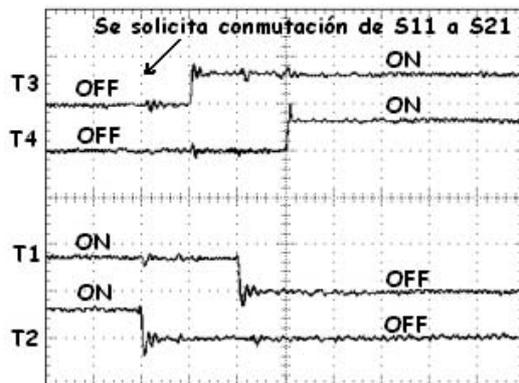


Figura 12. Señales de control de los cuatro IGBT's del convertidor CA/CA directo 2Øx1Ø conmutando entre los polos S11 y S21. 5V/div y 1µs/div

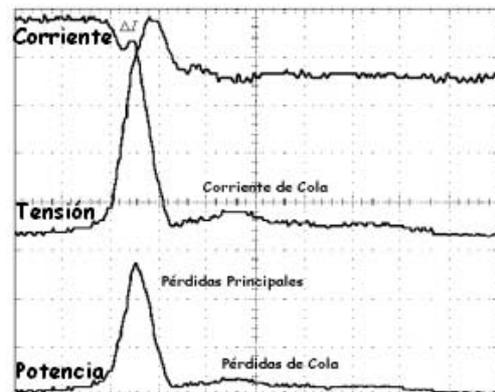


Figura 15. Formas de onda durante la conmutación "hard turn-off".

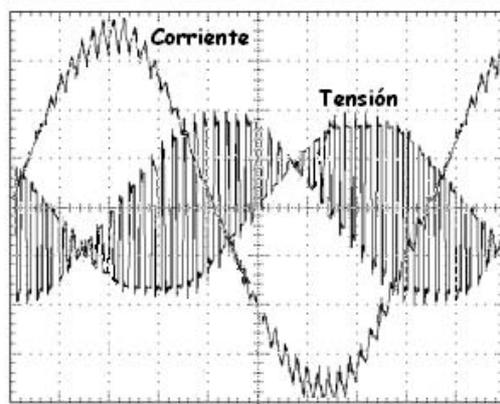


Figura 13. Tensión y Corriente de Salida de un Convertidor CA/CA Directo 2Øx1Ø con una tensión de entrada 127V, una frecuencia de conmutación de 2KHz y una carga $R=30\Omega$, $L=100mH$. Tensión de salida 100Vol/div y Corriente de Salida 500mA/div

En la figura 14, se representan las formas de onda de tensión, corriente y potencia en extremos del polo de potencia cuando está sometido a una conmutación "hard turn-on".

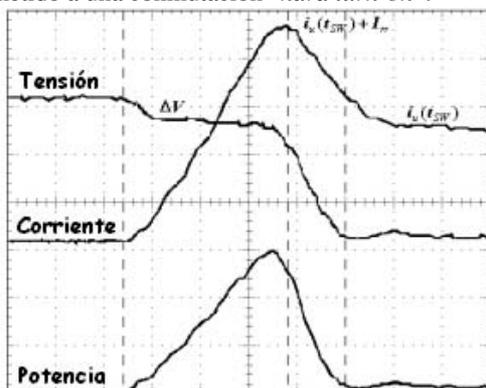


Figura 14. Formas de onda durante la conmutación "hard turn-on".

En la figura 15, se representan las formas de onda de tensión, corriente y potencia en extremos del polo de potencia cuando está sometido a una conmutación "hard turn-off".

VI. CONCLUSIONES.

Se ha presentado el análisis, simulación y resultados experimentales de un proceso de conmutación de cuatro pasos. Los resultados experimentales obtenidos nos han permitido comprobar la robustez de la estrategia de conmutación de cuatro pasos, además de validar el modelo de simulación propuesto.

Referencias

- [1] Lazlo Gyugyu "Generalized Theory of Static Power Frequency Changers", PhD Thesis, University of Salford, 1970.
- [2] M. Hornkamp, M. Loddenkötter, M. Münzer, O. Simon, M. Bruckmann, "Economac the first all-in-one IGBT module for matrix converter", PCIM, Juni 2001, pp. 19-21
- [3] IXYS Corporation, "Technical Information, High Voltage RBIGBT-Forward and Reverse Blocking IGBT, IXRJH 50N120", IXYS Coporation, Santa Clara, California 2000.
- [4] L.C Herrero de Lucas, J.M. Ruiz González, S. de Pablo Gómez, F. Martínez Rodrigo y F. Plaza, "Diseño del Filtro de Entrada en Convertidores CA/CA Directos Controlados Mediante Estrategia PWM Indirecta", SAAEI 2003, Vigo, Septiembre 2003.
- [5] L.C Herrero de Lucas, J.M. Ruiz González, F. Martínez Rodrigo, S. de Pablo Gómez, J.A. Domínguez Vazquez, S. Lorenzo Matilla, "Direct CA/CA Converters Controlled by Means of Scalar Control Algorithm. Design Procedure of the Input Filter for the Compliance with the Normative EN61000-3-2", ACIIC 2003, Algeciras (Cádiz), May 2003.
- [6] L.C. Herrero de Lucas, J.M. Ruiz Gonzalez, S. de Pablo Gómez, F. Martínez Rodrigo y A.B. Rey Boué, "Análisis Comparativo de las Técnicas de Conmutación de Corriente en Convertidores CA/CA Directos". SAAEI-EPF, pp. 129, 2004
- [7] Wheeler P.W. and Grant D.A. "A Low Loss Matrix Converter for AC Variables Speed Drives", EPE Conference Record, pp. 27-32, Sept. 1993.
- [8] A. Alesina, M. Venturini: "Análisis and Design of Optimum-Amplitude Nine-Switch Direct AC-AC Converters", IEEE Transactions on Power Electronics, Jan/Feb 1989, pp. 101-112.
- [9] Burny N, "Safe Control of Four-Quadrant Swiches" IEEE IAS Conferenc Record, pp. 1190-1194, 1989.
- [10] Wheeler P.W. and Grant D.A. "Optimised Input Filter Design and Low Loss Switching Techniques for a Practical Matrix Converter", IEE Proceedings Part B, pp. 53-60, 1997.